



■ **特征**

- 固定的 1/4 占空比模式，最多 160 点。
- 低功耗设计，典型条件下电流为 6uA。
- 内置 OSC 电路
- 内部 LCD 对比度控制电路
- 集成上电复位电路
- 无需外部组件
- 接口：2 线串口
- 与 TTL / CMOS 兼容
- 高 EMC 抗扰度

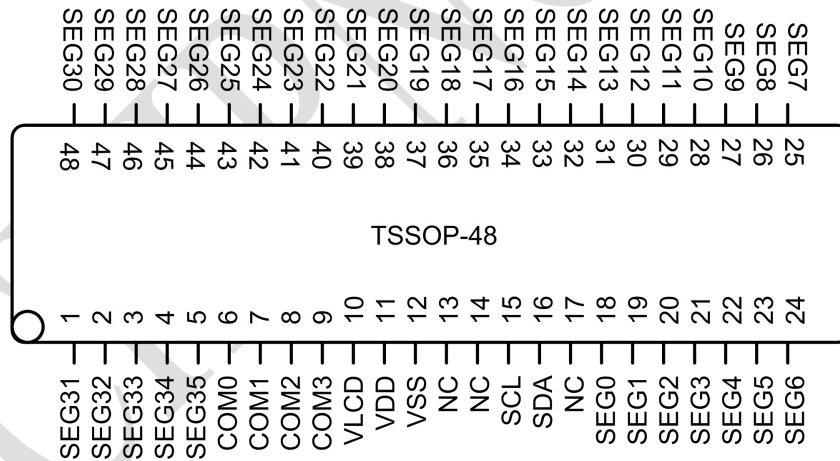
■ **应用领域**

- 家电产品
- 仪表设备等
- 玩具
- PDA
- 钟表

■ **订单信息**

零件号	包装类型	卷带式
CN90C4S40	TSSOP-48	2500 /卷

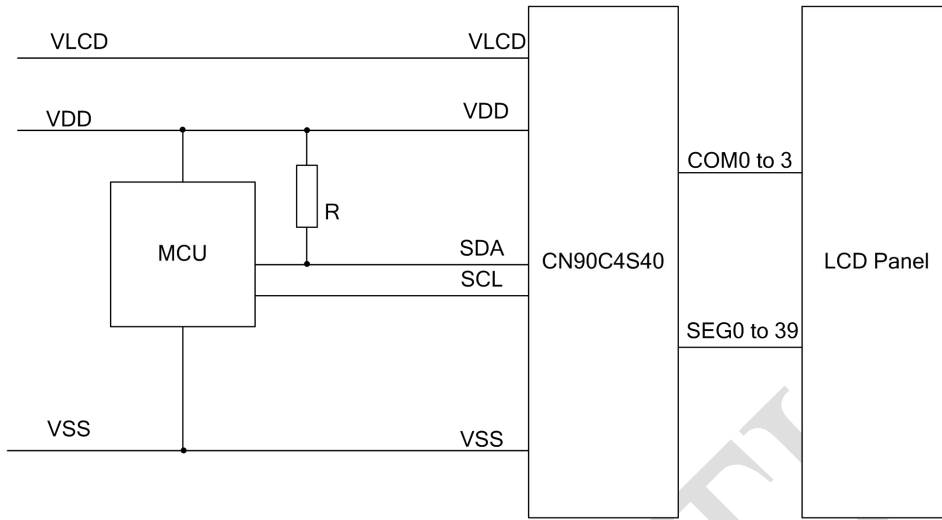
■ **引脚说明**



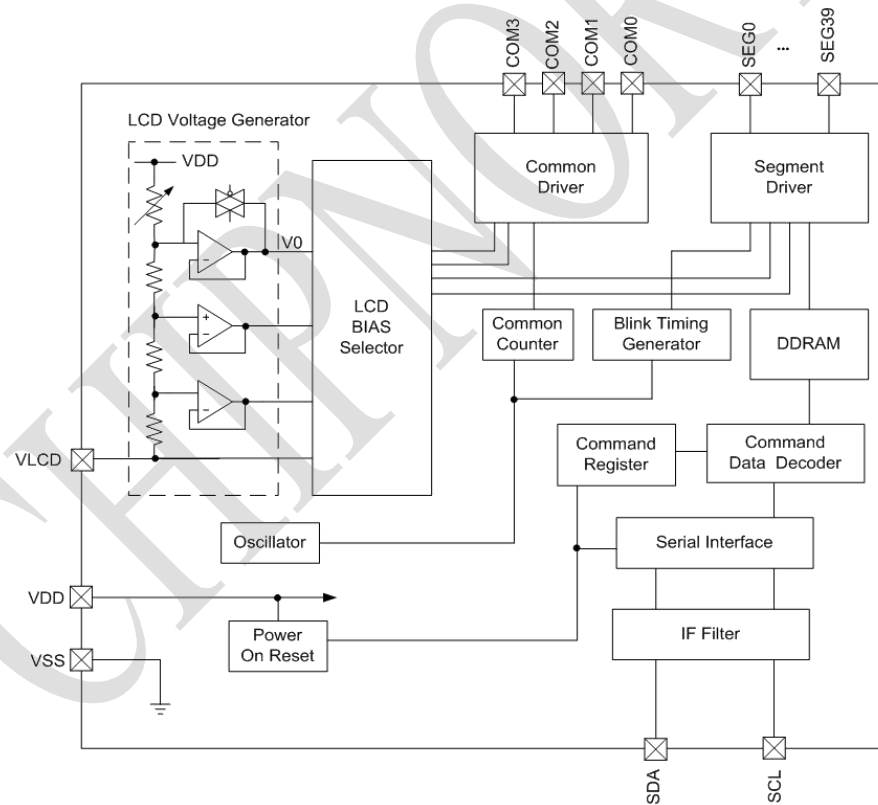
名称	I/O		功能
SDA	I/O	16	2 线串行数据输入输出
SCL	I	15	2 线串行时钟输入
VSS	I	12	GND
VDD	I	11	逻辑电源
VLCD	I	10	LCD 偏置电压，默认为低电平。
SEG 0~35	O	18~24,25~48,1~5	LCD 的部分驱动器输出
COM 0~3	O	6~9	LCD 的公共驱动器输出



■ 典型应用电路



■ 结构图





■ 绝对最大额定值

参数	符号	Rating	单位	备注
电源电压 1	V _{DD}	-0.5 to + 6	V	电源
电源电压 1	V _{LCD}	-0.5 to + 6	V	LCD 驱动电压
输入电压范围	V _{IN}	-0.5 to V _{DD} + 0.5	V	
工作温度范围	T _{opr}	-40 to + 85	°C	
储存温度范围	T _{stg}	-55 to + 125	°C	

■ 电气特性

测试条件：V_{DD}=3.3V, T_A = 25 °C，除非另有说明。

参数	符号	最小值	典型值	最大值	单位	条件
V _{DD} 电压范围	V _{DD}	2.7	-	5.5		
V _{LCD} 电压范围	V _{LCD}	2.7	-	5.5	V	LCD 驱动电压
"H" 电平输入电压	V _{IH}	0.7* V _{DD}	-	V _{DD}	V	
"L" 电平输入电压	V _{IL}	V _{SS}	-	0.3* V _{DD}	V	
SDA "L" 电平输出电压	VOL_sda	0	-	0.4	V	I _{load} =-3mA 无需考虑 COG 面板上的 ITO 电阻。
COM / SEG 导通电阻	R _{ON}	-	3	-	k Ω	负载=±10uA
帧频	F _{clk}	-	80	-	H z	FR = 80Hz 设定
待机电流	I _{DD1}	-	-	1	u A	显示关闭，振荡关闭
工作电流	I _{DD2}	-	6	20	u A	V _{DD} = 3.3V, T _a = 25, SR =省电模式 1, FR =省电模式 1, 帧反转, FR = 80Hz, 带有 LCD 面板负载。

■ 命令寄存器说明

	7	6	5	4	3	2	1	0
ADSET	C	0	0	P[4:0]				
DISCTL	C	0	1	FR[1:0]		LF	SR[1:0]	
MODSET	C	1	0	ULP	EN	/	/	/
EVRSET	C	1	1	0	0	EV[3:0]		
ICSET	C	1	1	0	0	P[5]	RST	/
BLKCTL	C	1	1	1	1	BF[2:0]		
APCTL	C	1	1	1	1	EV[4]	AON	AOF



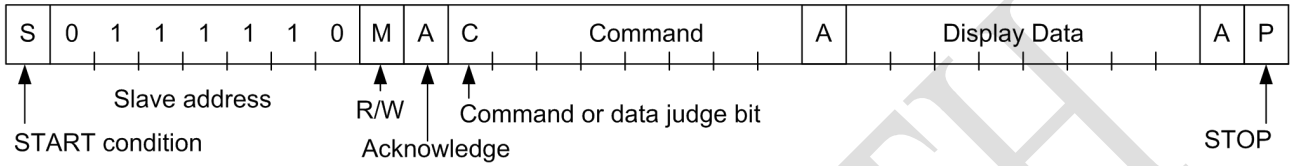
名称	默认值	描述
P[5:0]	00000	DDRAM 地址。 在写入模式下，地址 P[5:0]的范围可以设置为 0~2B (Hex)。 在读取模式下，地址 P[5:0]的范围可以设置为 0~2E (Hex)。 不要指定另一个地址；否则地址将设置为“000000”。 注意：位 P[5]在命令“ICSET”中。
FR[1:0]	00	为省电设置帧频。 00,80Hz, 正常模式 01,130Hz 省电模式 1 10, 64Hz, 省电模式 2 11, 200Hz, 省电模式 3
LF	0	设置线或帧逆模式。 0, 直线反向 1, 框架逆
SR[1:0]	10	为节电设置内部偏置电流。 00, *0.5 01, *0.67 10, *1.0, 默认值。 11, *1.8
ULP	0	设置‘1’以启用超低功耗模式，这可以进一步降低总功耗与‘SR’和‘FR’功率节省模式。
EN	0	禁用芯片上的所有块，所有 COM/SE G 引脚将被拉到 GND。 1：启用
EV[4:0]	00000	调整电阻分配器的液晶对比度设置。 0000, 1.000 * (VDD-VLCD) 0001, 0.975 * (VDD-VLCD) 0010, 0.950 * (VDD-VLCD) 0011, 0.925 * (VDD-VLCD) 0100, 0.900 * (VDD-VLCD) 0101, 0.875 * (VDD-VLCD) 0110, 0.850 * (VDD-VLCD) 0111, 0.825 * (VDD-VLCD) 1000, 0.800 * (VDD-VLCD) 1001, 0.775 * (VDD-VLCD) 1010, 0.750 * (VDD-VLCD) 1011, 0.725 * (VDD-VLCD) 1100, 0.700 * (VDD-VLCD) 1101, 0.675 * (VDD-VLCD) 1110, 0.650 * (VDD-VLCD) 1111, 0.625 * (VDD-VLCD) 注意：位 EV[4]在命令“APCTL”中。
RST	0	设置‘1’重置此表中的所有寄存器，但它不会重置 DDRAM 中的显示数据。
BF[2:0]	000	配置闪烁频率： 000, 不闪烁 001, 0.3Hz 010, 0.25Hz 011, 2Hz 100~111, 1Hz
AON: AOFF	00	控制像素显示 00, 根据显示 DDRAM 中的数据，所有像素都是开/关的。 无论 DDRAM 数据如何，所有像素都是关闭的。 10, 无论 DDRAM 数据如何，所有像素都开着。 无论 DDRAM 数据如何，所有像素都是关闭的，与‘01’相同。



■ 功能说明

● 命令和数据传输方法

- 1.生成“开始条件”。
- 2.发出从站地址 7C。
- 3.传输命令。
- 4.传输显示数据。
- 5.生成“停止条件”



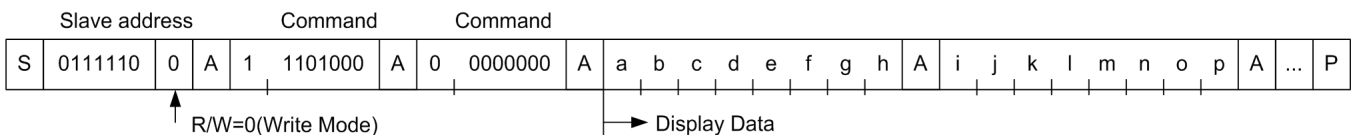
● 写入显示数据和传输方法

将 R / W 位置 “0” ，进入 “写” 模式。

该设备具有 $40 \times 4 = 160$ 位的显存 RAM (DDRAM) 。

		DDRAM address													
		00	01	02	03	04	05	06	07	25H	26H	27H		
BIT	0	a	e	i	m									COM0	
	1	b	f	j	n									COM1	
	2	c	g	k	o									COM2	
	3	d	h	l	p									COM3	
		SEG0	SEG1	SEG2	SEG3	SEG4	SEG5	SEG6	SEG7	SEG37	SEG38	SEG39		

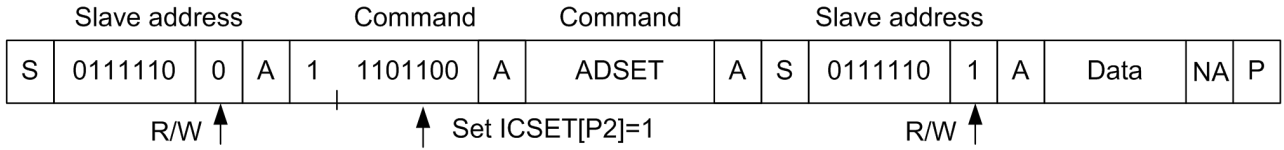
8 位数据将存储在 DDRAM 中。要写入的地址是由地址设置命令指定的地址，并且该地址在每 4 位数据中自动递增。通过连续发送数据，可以将数据连续写入 DDRAM。





● 读取命令注册和传输方法

可以在读取模式下读取命令寄存器。命令寄存器的读取顺序如下所示，与显示数据的读取顺序相似。

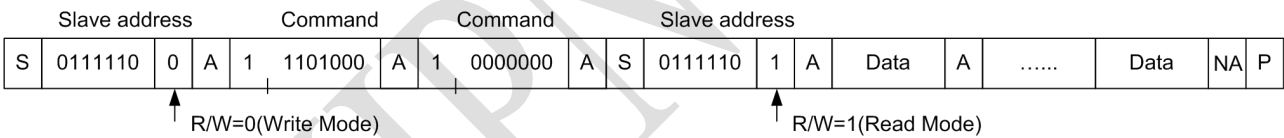


命令寄存器地址如下所述。在此模式下可以读取以下寄存器设置。

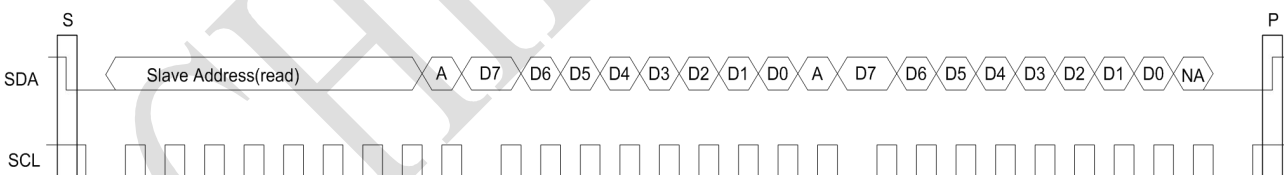
寄存器	D7	D6	D5	D4	D3	D2	D1	D0	地址
REG1	/	/	/	/	RST	BF[2:0]			2CH
REG2	FR[1:0]		SR[1:0]		LF	EN	AON	AOF	2DH
REG3	/	/	/	ULP	EV[3:0]			2EH	

● 读取显示数据和传输方法

读取模式顺序如下所示



显示数据读取顺序如下所示。





■ 版本修订

日期	版本号	修订说明	修订人
2020.3.19	V1.0	初始数据编写	张松峰

CHIPNORTH